



数単位の画像信号を読取る読取手段と、この読取手段により読取った各画素の画像信号の画像部を集中させるべく、主走査方向に連続する画素全ての画素値を加算する加算手段と、上記加算結果に基づいて、上記画素を基準となる万線位置を中心として再配置し、上記加算結果が1画素の最大値を超えた場合は、超えた値を再配置して出力する変換手段と、上記変換手段の出力信号に基づいてレーザビームを出力する出力手段と、このレーザビームにより感光体上に潜像を形成し潜像形成手段と、この形成された潜像をトナーにより現像し画像形成を行う画像形成手段と、を有する。

更に、本発明の画像形成装置は、あらかじめ定めた画素数単位の画像信号を読取る読取部と、上記画像信号について疑似階調処理を行う疑似階調処理部と、この疑似階調処理後の量子化された画像データ信号を受け、画素変調を目的とした画素値変換を行い、画像データ信号として出力する画素変換部と、画素内のレーザ駆動位置を示す基準位置信号を出力する基準位置信号発生部と、上記画像データ信号、基準位置信号を受けて、レーザ駆動パルス进行レーザドライバに出力するパルス幅変調部と、上記レーザ駆動パルスに基づいてレーザビームを出力するレーザビーム出力部と、このレーザビームにより感光体上に潜像を形成する潜像形成部と、この形成された潜像をトナーにより現像し画像形成を行う画像形成部とを有する。

また、本発明の画像処理方法は、あらかじめ定めた画素数単位の画像信号を読み取る第1ステップと、この読取った各画素の画像信号の画像部を集中させるべく主走査方向に連続する画素全ての画素値を加算する第2ステップと、上記加算結果に基づいて、上記画素を基準となる万線位置を中心として再配置し、上記加算結果が1画素の最大値を超えた場合は、超えた値を再配置して出力する第3ステップと、上記出力信号に基づいてレーザビームを出力する第4ステップと、このレーザビームにより感光体上に潜像を形成する第5ステップと、この形成された潜像をトナーにより現像し画像形成を行う第6ステップと、を有する。

更に、本発明の画像処理方法は、あらかじめ定めた画素数単位の画像信号を読むステップと、上記画像信号について疑似階調処理を行うステップと、この疑似階調処理後の量子化された画像データ信号を受け、画素変調を目的とした画素

値変換を行い、画像データ信号として出力するステップと、画素内のレーザ駆動位置を示す基準位置信号を出力するステップと、上記画像データ信号、基準位置信号を受けて、レーザ駆動パルスレーザドライバに出力するステップと、上記レーザ駆動パルスに基づいてレーザビームを出力するステップと、このレーザビームにより感光体上に潜像を形成するステップと、この形成された潜像をトナーにより現像し画像形成を行うステップと、を有する。

Additional objects and advantages of the invention will be set forth in the description which follows, and in part will be obvious from the description, or may be learned by practice of the invention. The objects and advantages of the invention may be realized and obtained by means of the instrumentalities and combinations particularly pointed out hereinafter.

#### BRIEF DESCRIPTION OF THE SEVERAL VIEWS OF THE DRAWING

The accompanying drawings, which are incorporated in and constitute a part of the specification, illustrate presently preferred embodiments of the invention, and together with the general description given above and the detailed description of the preferred embodiments given below, serve to explain the principles of the invention.

FIG. 1は、本発明に係る画像形成装置の電氣的接続、及び制御のための信号の流れを概略的に示す図、

FIG. 2は、本発明の実施の形態に係る画像形成装置における画像処理部36の少なくとも一部を含む詳細な構成を示す図、

FIG. 3は、連続する3つの画素を示す図、

FIG. 4は、誤差拡散等の疑似階調処理後、4値化された画像の画素値を示す図、

FIG. 5は、本発明の手法を採用しない場合の具体的な画像処理の過程について説明するための図、

FIG. 6は、本発明の画像処理の手法を採用した場合の具体的な画像処理の過程について説明するための図、である。

## DETAILED DESCRIPTION OF THE INVENTION

以下、図面を参照して、本発明の実施の形態について説明する。

FIG. 1には、本発明に係る原稿上のカラー画像やモノクロ画像を読取って、その複製画像を形成するデジタル式のカラー／モノクロ複写機等の画像形成装置の電気的接続及び制御のための信号の流れを概略的に示して説明する。

この画像形成装置は、スキャナ部1、プリンタ部2、主制御部3、操作パネル4に大別される。スキャナ部1は、原稿上のカラー画像を読取って入力する画像入力手段として機能する。プリンタ部2は、入力されたカラー画像の複製画像を形成する画像出力手段（記録デバイス）として機能する。

そして、制御系は、主制御部3内のメインCPU31、スキャナ部1内のスキャナCPU10、プリンタ部2のプリンタCPU20からなる。

メインCPU31は、プリンタCPU20と共有RAM35を介して双方向通信を行うものである。即ち、メインCPU31は、共有RAM35を介して、プリンタCPU20に動作指示信号を出力する。これを受けると、プリンタCPU20は、メインCPU31に対して状態ステータス信号を返信する。

プリンタCPU20とスキャナCPU10はシリアル通信を行う。

即ち、プリンタCPU20は、スキャナCPU10に対して動作指示信号を出力する。これを受けると、スキャナCPU10は、プリンタCPU20に対して状態ステータス信号を返信することになる。

主制御部3は、詳細には、メインCPU31、ROM32、RAM33、NVRAM (Nonvolatile RAM) 34、共有RAM35、画像処理部36、ページメモリ制御部37、ページメモリ38、プリンタコントローラ39、及びプリンタフォントROM121によって構成されている。

メインCPU91は、この画像形成装置の全体の制御を司るものである。ROM32には、制御プログラム等が予め記憶されている。RAM33は、一時的にデータを記憶するものである。NVRAM34は、不図示のバッテリーにバックアップされた不揮発性のメモリである。このNVRAM34は、電源を遮断しても記憶データを保持する構成となっている。共有RAM35は、メインCPU91とプリンタCPU20との間で、双方向通信を行う為に用いるものである。ペー

ジメモリ制御部 37 は、ページメモリ 38 に対して画像情報を記憶し、ページメモリ 38 からデータを読み出したりするものである。ページメモリ 38 は、複数ページ分の画像情報を記憶できる領域を有しており、スキャナ部 1 からの画像情報を圧縮したデータを 1 ページ分毎に記憶可能に形成されている。プリンタフォント ROM 121 には、プリントデータに対応するフォントデータが記憶されている。プリンタコントローラ 39 は、パーソナルコンピュータ等の外部機器 122 からのプリントデータを、そのプリントデータに付与されている解像度を示すデータに応じた解像度でプリンタフォント ROM 121 に記憶されているフォントデータを用いて画像データに展開するものである。

スキャナ部 1 は、スキャナ CPU 10 と ROM 11、RAM 12、CCD ドライバ 13、走査モータドライバ 14、画像補正部 15 等により構成される。

スキャナ CPU 10 は、スキャナ部 1 の全体の制御を司るものである。ROM 11 には、制御プログラム等が予め記憶されている。RAM 12 は、データを一時的に記憶するものである。CCD ドライバ 13 は、カラーイメージセンサを駆動するものである。走査モータドライバ 14 は、不図示の第 1 キャリッジ等を移動する走査モータの回転を制御するものである。

画像補正部 15 は、いずれも不図示の A/D 変換回路、シェーディング補正回路、ラインメモリ等により構成されている。この A/D 変換回路は、不図示のカラーイメージセンサから出力される R、G、B のアナログ信号をそれぞれデジタル信号に変換するものである。シェーディング補正回路は、カラーイメージセンサのばらつき、或いは周囲の温度変化などに起因するカラーイメージセンサからの出力信号に対するスレッシュホールドレベルの変動を補正するものである。ラインメモリは、シェーディング補正回路からのシェーディング補正されたデジタル信号を一旦記憶するためのものである。

プリンタ部 2 は、プリンタ CPU 20、ROM 21、RAM 22、レーザドライバ 23、ポリゴンモータドライバ 24、搬送制御部 25、プロセス制御部 26、定着制御部 27、オプション制御部 28 により構成される。

プリンタ CPU 20 は、プリンタ部 2 の全体の制御を司るものである。ROM 21 には、制御プログラム等が記憶されている。RAM 22 はデータを一時的に

記憶するためのものである。レーザドライバ23は、不図示の半導体レーザ発振器を駆動するものである。ポリゴンモータドライバ24は、不図示の露光装置の不図示のポリゴンモータを駆動するものである。搬送制御部25は、不図示の搬送機構による用紙Pの搬送を制御するものである。プロセス制御部26は、不図示の帯電装置、現像ローラ及び転写装置を用いて帯電、現像、転写を行うプロセスを制御するものである。定着制御部27は、不図示の定着装置を制御するものである。オプション制御部28は、オプションを制御するものである。

尚、画像処理部36、ページメモリ38、プリンタコントローラ39、画像補正部15、及びレーザドライバ23は、画像データバス120を介して相互に通信自在に接続されている。また、操作パネル40は、液晶表示部42、各種操作キー43、及びこれらが接続されたパネルCPU41を有しており、メインCPU31と相互に通信自在に接続されている。

ここで、FIG. 2には、本発明の実施の形態に係るデジタル複写機等の画像形成装置における画像処理部36の少なくとも一部を含む詳細な構成を示し、量子化された画像信号のデータの流れを説明する。

このFIG. 2において、誤差拡散等の疑似階調処理後の量子化された画像データ信号104は、画素変調部101に入力される。そして、この画素変調部101において、画素変調を目的とした画素値変換が行われた後、画像データ信号105として出力される。この画像データ信号105は、1画素のパルス幅を表しており、画素内でレーザ駆動時間に対応する。

基準位置信号発生部102では、パルス幅変調部103における画素内のレーザ駆動位置（左端／右端／中央）を示す基準位置信号106を出力する。この基準位置信号106は、一定周期の信号であり、内部より自己発生される。パルス幅変調部103では、画像データ信号105、基準位置信号106を受けて、レーザ駆動パルス107をレーザドライバ23に出力する。

いま、処理対象画像の主走査座標を $x$ 、整数 $M$ を整数 $N$ で割ったときの余りを $M\%N$ と表現する。本発明の実施形態が3画素変調であるとき、注目画素を $p$  ( $x\%3$ ) と表し、FIG. 3に示されるように主走査方向に連続する3つの画素 $p(0)$ 、 $p(1)$ 、 $p(2)$ を1セットで考え、入力データを $n$ ビット ( $2^n$ 値) とす

る。

この条件下、従来方式による変換後の各画素の値  $p'(0)$ 、 $p'(1)$ 、 $p'(2)$  は、次式 (1)、(2) のいずれかで表現される。

即ち、

$$p'(0) = p(0) \text{ (処理対象画素値を変換せずそのまま出力)}$$

は無条件に決まり、

$$p(1) + p(2) > 2^n - 1 \text{ のときには、}$$

$$p'(1) = 2^n - 1$$

$$p'(2) = p(1) + p(2) - (2^n - 1) \quad \cdots (1)$$

が成立する。

$$\text{また、} p(1) + p(2) \leq 2^n - 1 \text{ のときには、}$$

$$p'(1) = p(1) + p(2)$$

$$p'(2) = 0 \quad \cdots (2)$$

が成立する。

これに対して、本発明の実施の形態に係る画像形成装置による変換後の各画素の値  $p'(0)$ 、 $p'(1)$ 、 $p'(2)$  は、次式 (3)、(4)、(5) のいずれかで表されることになる。

$$\text{即ち、} p(1) + p(2) > 2^n - 1 \text{ のときには、}$$

$$p'(0) = p(0)$$

$$p'(1) = 2^n - 1$$

$$p'(2) = p(1) + p(2) - (2^n - 1) \quad \cdots (3)$$

が成立する。

$$\text{また、} p(1) + p(2) \leq 2^n - 1 \text{ のときには、}$$

$$\text{第1に、} p(0) + p(1) + p(2) \leq 2^n - 1 \text{ ならば、}$$

$$p'(0) = 0$$

$$p'(1) = p(0) + p(1) + p(2)$$

$$p'(2) = 0 \quad \cdots (4)$$

が成立し、

$$\text{第2に、} p(0) + p(1) + p(2) > 2^n - 1 \text{ ならば、}$$

$$p'(0) = p(0) + p(1) + p(2) - (2^n - 1)$$

$$p'(1) = 2^n - 1$$

$$p'(2) = 0 \quad \cdots (5)$$

が成立する。

従来方式では  $p(1)$ 、 $p(2)$  を加算するのみであった。これに対して、本発明の実施の形態では、更に  $p(0)$  を  $p(1)$  に加算する。これにより、画素が  $p(1)$  に集中し、安定した万線構造を形成することになる。

以下、FIG. 4～6を参照して、上記式に基づいた具体的な処理の過程（ここでは、4値、3画素変調の場合）について説明する。

FIG. 4は、誤差拡散等の疑似階調処理後、4値化された画像の画素値（0～3）を表している。

先ず、FIG. 5を参照して、本発明の手法を用いない場合を説明する。

画素を寄せる位置を表す基準位置を右、左、左の順とした時、本発明を用いた手法では、 $p(0)$  の画素値の再配置が無い為、副走査方向の画素の連続性が途切れ易く、画像部と非画像部の境界線が多くなり、不安定な構造となる。

即ち、例えば、FIG. 4の各段、

$$1 \text{ 段目 } (p(0), p(1), p(2)) = (1, 1, 3)$$

$$2 \text{ 段目 } (p(0), p(1), p(2)) = (2, 0, 1)$$

$$3 \text{ 段目 } (p(0), p(1), p(2)) = (0, 1, 1)$$

$$4 \text{ 段目 } (p(0), p(1), p(2)) = (3, 0, 0)$$

は、上記（1）又は（2）式より、

$$1 \text{ 段目 } (p'(0), p'(1), p'(2)) = (1, 3, 1)$$

$$2 \text{ 段目 } (p'(0), p'(1), p'(2)) = (2, 1, 0)$$

$$3 \text{ 段目 } (p'(0), p'(1), p'(2)) = (0, 2, 0)$$

$$4 \text{ 段目 } (p'(0), p'(1), p'(2)) = (3, 0, 0)$$

となる。

一方、FIG. 6を参照して、本発明による手法を説明する。

本発明の実施の形態による手法においては、 $p(0)$  の画素値を  $p(1)$  を中心として再配置する。これにより、副走査方向の画素の連続性は向上する。



即ち、例えば、FIG. 4の各段、

$$1 \text{ 段目 } (p(0), p(1), p(2)) = (1, 1, 3)$$

$$2 \text{ 段目 } (p(0), p(1), p(2)) = (2, 0, 1)$$

$$3 \text{ 段目 } (p(0), p(1), p(2)) = (0, 1, 1)$$

$$4 \text{ 段目 } (p(0), p(1), p(2)) = (3, 0, 0)$$

は、上記(3)乃至(5)より、

$$1 \text{ 段目 } (p'(0), p'(1), p'(2)) = (1, 3, 1)$$

$$2 \text{ 段目 } (p'(0), p'(1), p'(2)) = (0, 3, 0)$$

$$3 \text{ 段目 } (p'(0), p'(1), p'(2)) = (0, 2, 0)$$

$$4 \text{ 段目 } (p'(0), p'(1), p'(2)) = (0, 3, 0)$$

となる。

以上説明したように、本発明の実施の形態に係る手法では、例えば上述したような3画素変調では、主走査方向に連続する3画素全ての画素値を加算し、基準となる万線位置を中心として再配置し、3画素の和が1画素の最大値を超えた場合は、超えた分だけ更に再配置を行う。

これによって、副走査方向の画像部と非画像部の境界が減少するため、中間記録媒体上に形成された潜像を紙などの媒体にトナー現像する際に安定した画像として出力される。また、万線と非画像部の境界線の周波数が低減される（滑らかになる）ため、高画質化が図られる。

Additional advantages and modifications will readily occur to those skilled in the art. Therefore, the invention in its broader aspects is not limited to the specific details and representative embodiments shown and described herein. Accordingly, various modifications may be made without departing from the spirit or scope of the general inventive concept as defined by the appended claims and their equivalents.

WHAT IS CLAIMED IS:

1. 画像形成装置 comprising;

予め定めた画素数単位の画像信号を読取る読取手段:

この読取手段により読取った各画素の画像信号の画像部を集中させるべく、主走査方向に連続する画素全ての画素値を加算する加算手段:

上記加算結果に基づいて、上記画素を基準となる万線位置を中心として再配置し、上記加算結果が1画素の最大値を超えた場合は、超えた値を再配置して出力する変換手段:

上記変換手段の出力信号に基づいてレーザビームを出力する出力手段:

このレーザビームにより感光体上に潜像を形成し潜像形成手段:

この形成された潜像をトナーにより現像し画像形成を行う画像形成手段。

2. Claim 1 の画像形成装置において、

上記読取手段が読み取る、あらかじめ定めた画素数が3画素であるとき、

上記変換手段は、

連続する3つの画素を  $p(0)$ ,  $p(1)$ ,  $p(2)$  とし、入力データを  $n$  ビット ( $2^n$  値) とし、変換後の各画素の値を  $p'(0)$ ,  $p'(1)$ ,  $p'(2)$  とした場合に、

$p(1) + p(2) > 2^n - 1$  のときには、

$$p'(0) = p(0)$$

$$p'(1) = 2^n - 1$$

$$p'(2) = p(1) + p(2) - (2^n - 1)$$

とし、

$p(1) + p(2) \leq 2^n - 1$  のときには、

更に  $p(0) + p(1) + p(2) \leq 2^n - 1$  ならば、

$$p'(0) = 0$$

$$p'(1) = p(0) + p(1) + p(2)$$

$$p'(2) = 0$$

とし、

更に  $p(0) + p(1) + p(2) > 2^n - 1$  ならば、

$$p'(0) = p(0) + p(1) + p(2) - (2^n - 1)$$

$$p'(1) = 2^n - 1$$

$$p'(2) = 0$$

とする。

### 3. 画像形成装置 comprising;

予め定めた画素数単位の画像信号を読取る読取部；

上記画像信号について疑似階調処理を行う疑似階調処理部；

この疑似階調処理後の量子化された画像データ信号を受け、画素変調を目的とした画素値変換を行い、画像データ信号として出力する画素変換部；

画素内のレーザ駆動位置を示す基準位置信号を出力する基準位置信号発生部；

上記画像データ信号、基準位置信号を受けて、レーザ駆動パルス进行レーザドライバに出力するパルス幅変調部；

上記レーザ駆動パルスに基づいてレーザビームを出力するレーザビーム出力部；

このレーザビームにより感光体上に潜像を形成し潜像形成部；

この形成された潜像をトナーにより現像し画像形成を行う画像形成部。

### 4. Claim 3 の画像形成装置において、

上記画像データ信号は、1画素のパルス幅を表しており、画素内でのレーザ駆動時間に対応するものである。

### 5. Claim 4 の画像形成装置において、

上記基準位置信号は、一定周期の信号であり、基準位置信号発生部の内部にて自己発生されるものである。

### 6. 画像処理方法、以下を含む；

予め定めた画素数単位の画像信号を読取る第1ステップ；

この読取った各画素の画像信号の画像部を集中させるべく、主走査方向に連続する画素全ての画素値を加算する第2ステップ；

上記加算結果に基づいて、上記画素を基準となる万線位置を中心として再配置し、上記加算結果が1画素の最大値を超えた場合は、超えた値を再配置して出力する第3ステップ；

上記出力信号に基づいてレーザビームを出力する第4ステップ；

このレーザビームにより感光体上に潜像を形成する第5ステップ：

この形成された潜像をトナーにより現像し画像形成を行う第6ステップ。

7. Claim6の画像処理方法において、

上記読取手段が読み取る、あらかじめ定めた画素数が3画素であるとき、

上記第3ステップでは、

連続する3つの画素を  $p(0)$ ,  $p(1)$ ,  $p(2)$  とし、入力データを  $n$  ビット ( $2^n$  値) とし、変換後の各画素の値を  $p'(0)$ ,  $p'(1)$ ,  $p'(2)$  とした場合に、

$p(1) + p(2) > 2^n - 1$  のときには、

$$p'(0) = p(0)$$

$$p'(1) = 2^n - 1$$

$$p'(2) = p(1) + p(2) - (2^n - 1)$$

とし、

$p(1) + p(2) \leq 2^n - 1$  のときには、

更に  $p(0) + p(1) + p(2) \leq 2^n - 1$  ならば、

$$p'(0) = 0$$

$$p'(1) = p(0) + p(1) + p(2)$$

$$p'(2) = 0$$

とし、

更に  $p(0) + p(1) + p(2) > 2^n - 1$  ならば、

$$p'(0) = p(0) + p(1) + p(2) - (2^n - 1)$$

$$p'(1) = 2^n - 1$$

$$p'(2) = 0$$

とする。

8. 画像処理方法は、以下を含む；

予め定めた画素数単位の画像信号を読取るステップ；

上記画像信号について疑似階調処理を行うステップ；

この疑似階調処理後の量子化された画像データ信号を受け、画素変調を目的とした画素値変換を行い、画像データ信号として出力するステップ；

画素内のレーザ駆動位置を示す基準位置信号を出力するステップ；

上記画像データ信号、基準位置信号を受けて、レーザ駆動パルスレーザドライバに出力するステップ：

上記レーザ駆動パルスに基づいてレーザビームを出力するステップ：

このレーザビームにより感光体上に潜像を形成するステップ：

この形成された潜像をトナーにより現像し画像形成を行うステップ。

9. Claim8の画像処理方法において、

上記画像データ信号は、1画素のパルス幅を表しており、画素内でのレーザ駆動時間に対応するものである。

10. Claim8の画像処理方法において、

上記基準位置信号は、一定周期の信号であり、基準位置信号発生部の内部にて自己発生されるものである。

09922734.080701

# ABSTRACT OF THE DISCLOSURE

本発明の画像形成装置及び画像処理方法は、N画素変調においてN画素全てを加算し、基準となる万線位置を中心として再配置することで、副走査方向の画像部と非画像部の境界を減少し、中間記録媒体上に形成された潜像を紙等の媒体にトナー現像する際に安定した画像として出力し、より画素値の集中度を高めることを目的とするものである。具体的には、N画素各画素の画像信号の画像部を集中させるべく、主走査方向に連続する画素全ての画素値を加算し、その加算結果に基づいて、上記画素を基準となる万線位置を中心として再配置し、上記加算結果が1画素の最大値を超えた場合は、超えた画素を再配置して出力する。

0922734-080701